

CLIPPEDIMAGE= JP401049022A
PAT-NO: JP401049022A
DOCUMENT-IDENTIFIER: JP 01049022 A
TITLE: LIQUID CRYSTAL PANEL HOUSING DRIVER IN THE PANEL

PUBN-DATE: February 23, 1989

INVENTOR-INFORMATION:

NAME

MATSUO, MUTSUMI

ASSIGNEE-INFORMATION:

NAME

SEIKO EPSON CORP

COUNTRY

N/A

APPL-NO: JP62206839

APPL-DATE: August 20, 1987

INT-CL (IPC): G02F001/133

US-CL-CURRENT: 349/FOR.125,349/58

ABSTRACT:

PURPOSE: To protect a peripheral driving circuit from moisture and mechanical stresses satisfactorily by forming a counter-electrode substrate to have a wide area sufficient to cover a driving circuit part on an active matrix substrate housing a driver, and covering the driving circuit with said both substrates and a resin.

CONSTITUTION: A counter electrode circuit substrate having a counter electrode 11 on a counter substrate 10 is executed to above a timing line driving circuit 5 and a data line driving circuit 6, protecting thus a peripheral driving circuit from mechanical stresses. Further, the moisture resistance of the peripheral driving circuit is improved by sealing the peripheral part with a resin 16. It is possible to build a double layered structure by filling a resin 16 having low viscosity in a cavity 17 on the peripheral driving circuit and covering the peripheral part with a resin having higher viscosity.

COPYRIGHT: (C) 1989, JPO&Japio

⑫ 公開特許公報(A)

昭64-49022

⑤ Int.Cl.

G 02 F 1/133

識別記号

3 0 1

庁内整理番号

8806-2H

④ 公開 昭和64年(1989)2月23日

審査請求 未請求 発明の数 1 (全4頁)

⑥ 発明の名称 ドライバー内蔵液晶パネル

⑦ 特 願 昭62-206839

⑧ 出 願 昭62(1987)8月20日

⑨ 発 明 者 松 尾 睦 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑩ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑪ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

ドライバー内蔵液晶パネル

2. 特許請求の範囲

直交する複数本のデータ線と複数本のタイミング線を有し、該データ線とタイミング線の交差点に、スイッチング素子と該スイッチング素子で駆動される画像電極をもうけると共に、該データ線とタイミング線の少なくとも一方の駆動回路を同一の基板上に構成したドライバー内蔵アクティブマトリックス基板と、該基板に平行に対向する対向電極基板と該両基板の間に液晶を介在させたドライバー内蔵液晶パネルにおいて、対向電極基板をドライバー内蔵アクティブマトリックス基板上の駆動回路部分をおおうように広くし、該両基板と樹脂により駆動回路を被ふくしたことを特徴とするドライバー内蔵液晶パネル。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、ドライバー内蔵液晶パネルの構造に関する。

(従来の技術)

アクティブマトリックス基板のスイッチング素子として絶縁ゲート型MOSトランジスタあるいは薄膜トランジスタを用いれば、同一基板上に駆動回路を内蔵することが可能であり、周辺の実装がしやすくなるという長所がある。

第2図は、絶縁性基板上にマトリックス状に配置された薄膜トランジスタと周辺駆動回路から構成された液晶表示用ドライバー内蔵アクティブマトリックス基板の模式図である。1(G₁~G_m)は、タイミング線となるゲート線、2(S₁~S_r)はデータ線となるソース線であり、その交差点に配置された薄膜トランジスタ3によりデータを画素電極4に書き込んでいる。5は、タイミング線駆動回路、6はデータ線駆動回路でありこの図は、両側駆動の場合を示している。

第3図は、従来のドライバー内蔵液晶パネルの概要断面図(a)と平面図(b)である。アクティブマトリックス基板は絶縁性基板7上に、薄膜トランジスターと配線と画素電極からなるパネル表示領域8と、タイミング線1を駆動するタイミング線駆動回路5と、データ線2を駆動するデータ線駆動回路6と周辺接続用端子9が形成されている。対向電極基板は、絶縁性の対向基板10上に、対向電極11が形成されている。両基板を配向処理した後、液晶12を封じ込めるシール剤13を対向基板側にパターン印刷して両基板を組み合わせた後、封入口14より液晶を注入すれば、液晶パネルができる。周辺駆動回路は、外部雰囲気から露出した状態になるので、あらかじめパッシベーション膜15を形成しておくか、パネル完成後に樹脂モールド等を通して、周辺駆動回路を温気保護しておく必要がある。

(発明が解決しようとする問題点)

しかし、前述の従来技術では、周辺駆動回路の耐温保護は樹脂モールドの厚みむらがあると不完

全であり、また、樹脂モールドの上からでも引っかきキズ等の機械的応力がかかると、素子破壊を発生するという問題点もあり、取り扱いには慎重を要する。

そこで本発明はこのような問題点を解決するため、その目的とするところは、周辺駆動回路を温気および機械的応力から十分保護できるドライバー内蔵液晶パネルの構造を提供するところにある。

(問題点を解決するための手段)

本発明のドライバー内蔵液晶パネルは、直交する複数本のデータ線と複数本のタイミング線を有し、該データ線とタイミング線の交差点に、スイッチング素子と該スイッチング素子で駆動される画素電極をもうけると共に、該データ線とタイミング線の少なくとも一方の駆動回路を同一の基板上に構成したドライバー内蔵アクティブマトリックス基板と該基板に平行に対向する対向電極基板と該両基板の間に液晶を介在させたドライバー内蔵液晶パネルにおいて、対向電極基板をドライ

バー内蔵アクティブマトリックス基板上の駆動回路部分をおおうように広ぐし、該両基板と樹脂により駆動回路を被ふくしたことを特徴とする。

(作用)

本発明の上記の構成によれば、ドライバー内蔵アクティブマトリックス基板上の周辺駆動回路は、対向電極基板により、機械的応力(キズ、損傷等)から保護されており、十分な樹脂を両基板の間に充填するか周辺を被ふくすることにより、安定で均一な耐温性を維持できるものである。

(実施例)

第1図は、本発明の実施例を示すドライバー内蔵液晶パネルの概要断面図(a)と平面図(b)である。第3図の従来例と異なるのは、対向基板10上に対向電極11を有した対向電極基板がタイミング線駆動回路5とデータ線駆動回路6の上まで延長されており、周辺駆動回路を機械的応力から保護している点にある。さらに周辺を樹脂16でモールドすることにより周辺駆動回路の耐温性も向上している。樹脂16は、粘度の低いもの

を周辺駆動回路上の穴部17に充填してさらに粘度の高い樹脂で周辺を被ふくするような二層構造とすることも可能である。

アクティブマトリックス基板としては、本実施例に示されるような絶縁性基板として透明基板を用いれば薄膜トランジスターを用いた透過性の液晶パネルが実現できるほか不透明な半導体基板を用いればMOSトランジスターを用いた反射型の液晶パネルも可能である。

(発明の効果)

以上述べたように本発明によれば次のような効果がある。

第1に、周辺駆動回路が、対向電極基板におおわれているため、素子部を傷つけたり汚すことなく、取り扱いが容易で信頼性が向上する。

第2に、周辺の樹脂モールドが多量でかつ均一にできるため耐温性が向上する。

4. 図面の簡単な説明

第1図(a)(b)は、本発明の実施例を示す

ドライバー内蔵液晶パネルの概要断面図 (a) と平面図 (b) である。

第2図は、ドライバー内蔵アクティブマトリクス基板の回路模式図である。

第3図は (a) (b) は、従来のドライバー内蔵液晶パネルの概要断面図 (a) と平面図 (b) である。

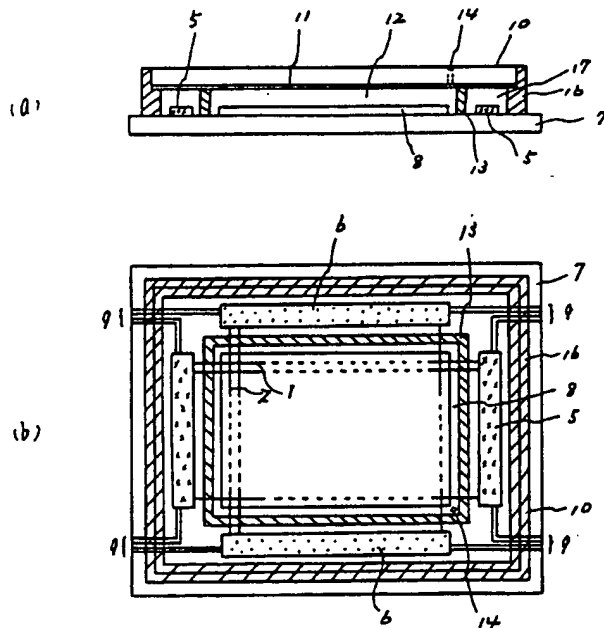
- 1 ... タイミング線 (ゲート線)
- 2 ... データ線 (ソース線)
- 3 ... 薄膜トランジスタ
- 4 ... 画素電極
- 5 ... タイミング線駆動回路
- 6 ... データ線駆動回路
- 7 ... 絶縁性基板
- 8 ... パネル表示領域
- 9 ... 周辺接続用端子
- 10 ... 対向基板
- 11 ... 対向電極
- 12 ... 液晶
- 13 ... シール剤

- 14 ... 封入口
- 15 ... パッシベーション
- 16 ... 樹脂
- 17 ... 穴開部

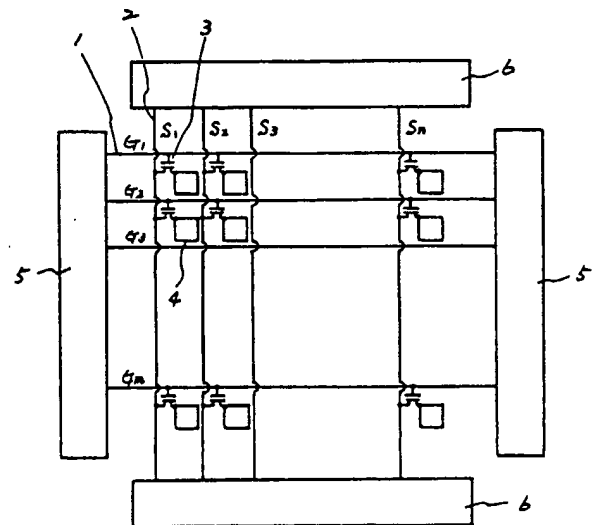
以 上

出願人 セイコーエプソン株式会社

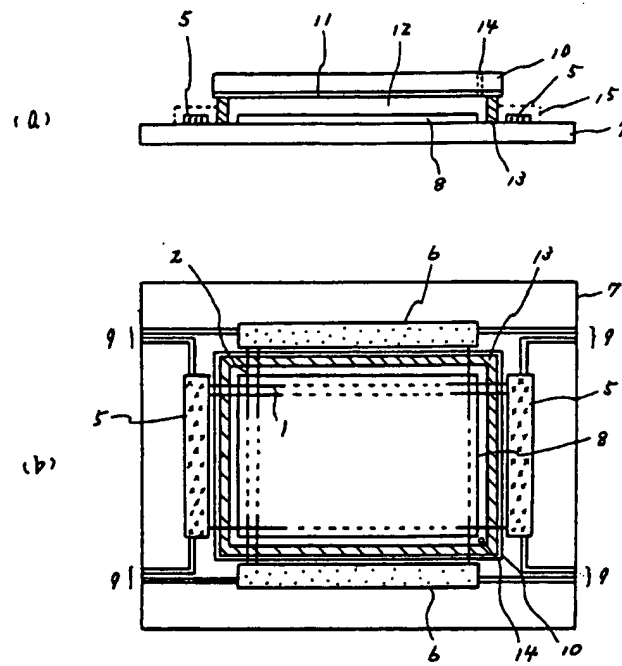
代理人 弁理士 最 上 務 他 1 名



第1図



第2図



第 3 図